

二进制计数器型真格雷码计数器及其多路测时

李正生^{1,2}, 马文彦², 闫 杰¹

(1 西北工业大学 航天学院, 陕西 西安 710072; 2 第二炮兵工程大学 一系, 陕西 西安 710025)

摘 要: 将二进制计数器和异或门组合在一起相当于准格雷码计数器; 用二进制计数器驱动 T' 触发器, 可以实现真正的格雷码计数器. 用 CPLD 实现的格雷码计数器加多锁存器结构, 方便了多路时序的计算机测量, 已成功地应用于一种控制程序的延时时间测量中.

关键词: 格雷码计数器; 计时器; 多路时序; 计算机测量

中图分类号: TP332.1+2

文献标识码: A

文章编号: 1000-7180(2013)08-0103-04

True Gray Code Counter Based on Binary Counter and Its Application to Computer Measurement for Multi-channel Time-sequence

LI Zheng-sheng^{1,2}, MA Wen-yan², YAN Jie¹

(1 College of Astronautics, Northwestern Polytechnical University, Xi'an 710072, China;

2 First Department, Second Artillery Engineering University, Xi'an 710025, China)

Abstract: The combination of binary counter and XOR gate is equal to a pseudo Gray code counter. The true Gray code counter can be done by binary counter driving T'-type flip-flop (T'-ff). By the structure of Gray code counter adding multi flip-latch with CPLD, the computer measurement for multi-channel time-sequence is implemented easily. The circuit was successful in applying in delay time measurement for control program.

Key words: Gray code counter; timer; multi-channel time-sequence; computer measurement

1 引言

事件的发生时刻和时间间隔的测量是在计算机化测试中经常遇到的问题.

单个时间的测量稍微容易, 如超声雷达测距时的射程时间测量; 但在某些场合, 我们可能需要准确测量如图 1 所示的多路时序, 如某种控制程序的延时时间需进行两路双时刻测量、多点爆炸脉冲时间^[1]是进行多路单时刻测量、核放射性粒子飞行时间要进行单路多时刻测量、多路单时刻测量或多路多时刻测量、时差法超声波流量计^[2]中的顺逆流时间是进行单路多时刻测量等. 这些时间参数及其测试非常重要, 如引爆延时时间关系到爆炸的威力; 火箭级间分离爆炸螺栓爆炸作用的时间相差较大会造成火箭级间分离失败^[1]; 多点定向爆破工程中电起

爆器的爆破时间差控制不好可能会给附近的人员、财产带来重大损失^[1].



图 1 多路时序图示

时间的计算机测量可以用软件或硬件实现. 软件计数电路简单, 但一般适用于分辨率不太高、时序不太密的情况; 在高分辨率、高事件率的场合, 常使用硬件计时方案. 硬件计量的关键电路是计数器, 使用格雷码计数器是一种优选方案. 有必要再设计一种便于实现的格雷码计数器电路, 为计时器的实现提供方便.

收稿日期: 2012-12-06; 修回日期: 2013-01-30

2 时间间隔的硬件测量

2.1 单个时间的测量

当只需测量单个时间间隔时,可以用图 2 所示的方案(图中省略了清 0 信号,下同).

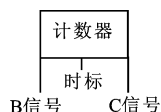


图 2 时间间隔的测后读数

很多计算机时间测量系统^[3]采用了此种方式.测量时,由开始信号 B(Begin) 打开计数器,用关闭信号 C(Close)停止计数器,等待计数稳定后读出计数值与时标相乘即求得 B、C 信号之间的时间间隔.

2.2 多个时间的测量

多时序测量实际上是时间间隔的动态测量即计数器的运行中读数问题.这时,由于是边读边测(read on the fly)的状态,要在动态过程中测量一系列时间间隔.由于事件出现的随机性,计算机直接从一个运行中的计数器读数是不可行的.特别是当两个以上事件同时出现(如图 1 中的时刻 11 和时刻 $n1$)时,读得的时间值将和软件的读数顺序有关,本来应当是相同的读数,但计算机后读的时间值可能会大于先读的时间值.

2.2.1 多计数器方案

这时,比较直观的方法是采用如图 3 所示的多计数器方案.当 $B_i, C_i (i = 1, 2, \dots, n)$ 信号过后,可从相应的计数器中用 R_i 读得计时结果.

可以看出,当事件数较少时,此方案还算简捷.但当事件数较多时,此方案所用硬件较多.如某立靶测量系统计时电路^[4]使用了 3 路 24 位二进制计数器,八路跑步计时器^[5]则使用了 8 对 8253 计时通道,某多通道脉冲计数器^[6]使用了 16 路 32 位格雷码计数器(实质上是自然二进制计数器),多路爆炸脉冲计时器^[1]使用了 20 路 21 位二进制计数器.

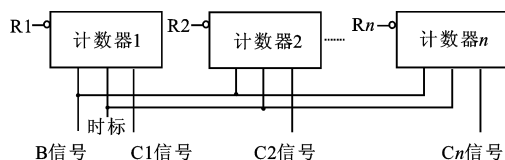


图 3 多计数器计时方案

2.2.2 多锁存器方案

图 3 中的方案使用计数器较多,要减少计数器以降低 CMOS 电路的动态功耗,可以使用图 4 所示的单计数器多锁存器方案.

简单竞赛计时仪^[7]用 Z80-CTC 实现了 16 跑道

计时,用 CPLD 实现的多路计时器用锁存多个时间计数的方法实现了对一个长时间间隔的测量.

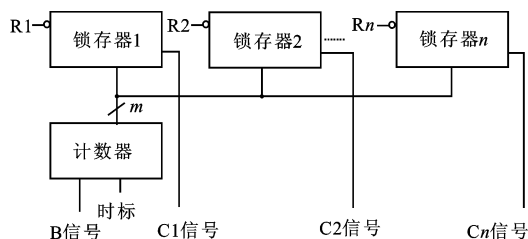


图 4 单计数器多锁存器计时方案

3 自然二进制计时器读数的粗大误差问题

计时器用计数器通常是自然二进制数计数器(以下简称二进制计数器).

二进制计数器的进位过程会出现一些中间状态.如在 4 位异步串行二进制计数器进位期间读数,由 0111 变化到 1000 时,有可能会得到图 5 所示的 0110、0100 和 0000 三个错误数值;同步并行计数器的进位翻转也有一定的分散性,特别是其翻转次序是不可预知的,中间过渡状态将不止 3 种情况.

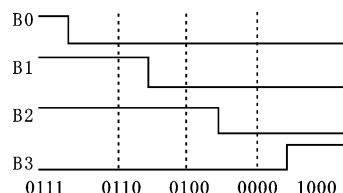


图 5 4 位异步串行二进制计数器的进位(multisim 仿真)

可以看出,用计算机直接读取二进制计时器的结果是有可能出现粗大误差的.另外,并非是降低时钟就可以消除这种误差,这时只是出错的概率比时钟快时要小相应比例罢了.

当只需测量单个静态时间间隔时,可以用停止计数后等待稳定后再读数的方法消除误差.但多时序测量时粗大读数误差的消除就比较困难.虽然可以增加一些电路来减小这种误差,但电路复杂且影响读数的实时性.

4 格雷码计数器及其多路测时应用

4.1 格雷码及格雷码计数器

典型的二进制格雷码(Binary Gray Code)简称为格雷码,因 1953 年公开的 Frank Gray 专利“Pulse Code Communication”而得名,当初是为了通信,现在则常用于模拟—数字转换和位置—数字转换中.法国工程师 Jean—Maurice—Émile Baudot 在 1880 年曾用过的波特码相当于典型格雷码的一种变形.格雷码(Gray code)曾用过 Grey Code、葛莱

码、葛兰码、格莱码、戈莱码、循环码、二进制反射码、最小差错码等名字,它们有的是错误的,有的易与其它名称混淆,建议不再使用这些曾用名。

典型格雷码和部分其他数码如表 1 所示.

表 1 典型格雷码和其他部分数码

10 进制数	16 进制数	自然二进制码	典型格雷码	余 3 格雷码	BCD 格雷码	3 进制格雷码
0	0	0000	0000	0010	0000	00
1	1	0001	0001	0110	0001	01
2	2	0010	0011	0111	0011	02
3	3	0011	0010	0101	0010	12
4	4	0100	0110	0100	0110	10
5	5	0101	0111	1100	0111	11
6	6	0110	0101	1101	0101	21
7	7	0111	0100	1111	0100	22
8	8	1000	1100	1110	1100	20
9	9	1001	1101	1010	1000	
10	A	1010	1111			
11	B	1011	1110			
12	C	1100	1010			
13	D	1101	1011			
14	E	1110	1001			
15	F	1111	1000			

格雷码是一种准权码, 设最低位为 $i=1$, 其权的绝对值为 2^i-1 , 符号从左向右正负交替; 其奇偶性与所含 1 的个数的奇偶性相同^[8]; 它具有反首反射、单位距离、整体循环和首位自补等四大特性, 其循环、单步特性消除了随机取数时出现重大误差的可能, 反射、自补特性使得求反非常方便。

采用格雷码序的计数器当 ± 1 时只有1位发生变化,可以避免计数器的竞争冒险,减少CMOS计数器的动态功耗.格雷码计数器随机取数时误差很小,在图4中采用格雷码计数器作为运行中读数的计数器是最合适的:用 C_i 信号读取计数器的计数,不会出现粗大误差.

但要注意,必须使用真正的格雷码计数器.虽然二进制数可以用异或门转换成格雷码,但二进制数计数器若采用这种接法其准格雷码输出仍会存在毛刺,故仍存在读数误差^[9].

4.2 二进制计数器触发型格雷码计数器

已经有多种方法可以设计出各种优良的格雷码加法计数器.但是,这些设计都是整体设计的,能像自然二进制计数器那样进行级联使用的较少.研究级联型格雷码计数器的设计仍然是有意义的.

由表 1 可知,格雷码计数时只改变其中一位的

数据,文献[10]中将这一位称为关键位.格雷码计数时只要找到这一位把它取反即可.

对比表 1 中二进制数和格雷码可以看出,格雷码的最高位与二进制数相同,加法计数时其余位在二进制数由 0 变 1 的时候即对齐的二进制位被进位的时候发生变化.用除最高位之外的二进制计数输出作为上升沿翻转 T'型触发器的计数脉冲,计数结果与二进制计数器的最高位则组成了格雷码计数器.

这里的 T' 型触发器可用脉冲上升沿翻转的 D 触发器或 JK 触发器实现. 由 1 块 4 位二进制计数器 74HC393 和 2 块双 D 触发器 74HC74 组成的一个 4 元格雷码加法计数电路如图 6 所示.

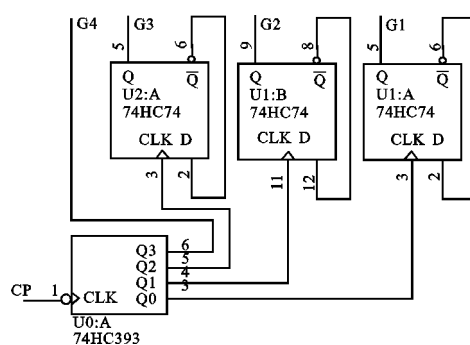


图 6 二进制计数器+T'触发器型格雷码加法计数器

若设全部计数器的初态均为 0, 由于 74HC393 是负沿翻转的 4 位二进制计数器, 故忽略电路延时可以得到在 16 个 CP 信号作用下 Q_0 、 Q_1 、 Q_2 、 Q_3 的波形如图 7 的第 2~5 行波形. 三个 D 型触发器接成 T' 触发器, 故具有计数功能. 在输入信号的正沿翻转, Q_3 的输出直接作为 G_4 , 故可以得到 G_4 、 G_3 、 G_2 、 G_1 的波形如图 7 的第 5~8 行波形.

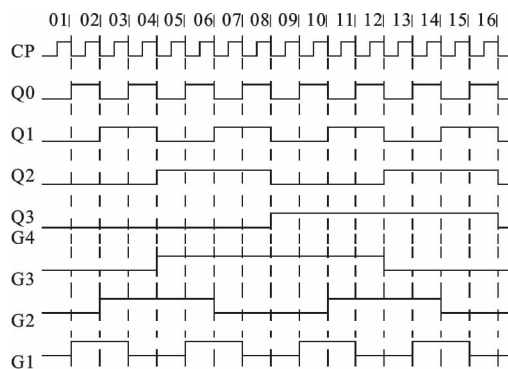


图 7 二进制计数器+T'触发器型格雷码加法计数器波形

可以看出,这种格雷码计数器虽然也是以二进制计数器为基础,但其输出确实是真正的格雷码。使用脉冲下降沿翻转的T'型触发器则可实现减法计数,加入极性选择电路(如异或门)则可实现可逆计

数. 电路中的二进制计数器既可以是串行计数器, 也可以是并行计数器.

这种格雷码计数器的优点是容易级联, 将一位二进制计数器和一个 T' 型触发器级联在最低位后或最高位前均可; 缺点是使用时序电路较多. 但文献[11]中的图 5, 其所示的串行计数器比此电路还要多用 1 个触发器.

4.3 控制程序延时测量电路的 CPLD 实现

为某设备研制的测试仪器为 PC/104 嵌入式系统. 要对设备控制程序的延时时间进行两路双时刻测量, 分辨率为 10 ms, 最大延时额定值加误差不超过 15 000 ms. 完成时间测量的电原理框图见图 8.

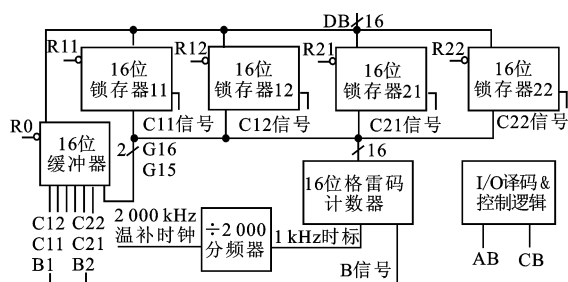


图 8 控制程序延时测量电原理框图

由于时间分辨率为 10 ms, 时标选为其 1/10, 即时间基准为 1 ms, 频率为 1 kHz, 由工作于基频的 2 000 kHz 温补时钟 2 000 分频后得到. 由于最大合格时间不超过 15 000 ms, 此时的计数值不超过 15 000, 正常时使用 14 位计数器不会溢出. 此处将高两位 G16 和 G15 作为溢出标志.

当任一路延时开始信号 B1 或 B2 到来后, B 信号有效, 16 位格雷码计数器开始计时. 当关闭信号 C11、C12、C21 和 C22 信号到来时, 则将当时的计数值存入对应锁存器. 计算机用 R0 读取各 B、C 信号和 G16、G15, 当各 C 信号正常到来时, 使用 R11、R12、R21 和 R22 将各延时值读入, 正常结束延时测量; 若在各信号到来之前 G16、G15 变为非 0 值则表明时间已超过 16 535 ms, 延时时间已超差, 应当异常停止测量. 然后进入对应的处理程序.

图 8 所示的电路已用 EPM7128 实现, 成功应用于测试仪器中.

5 结束语

使用二进制计数器驱动 T' 触发器是一种设计

真格雷码计数器的简便方法, 虽然使用时序电路较多, 但当使用 CPLD 实现时, 还是可以承受的.

使用 CPLD 的格雷码计数器 + 多锁存器结构进行多路时序的计算机测量时, 不会产生粗大误差. 电路已成功地应用于控制程序的延时时间测量中.

参考文献:

- [1] 刘维伦. 多路爆炸脉冲计时器[J]. 仪表技术, 1997, 25(3): 31—33.
- [2] 段允, 王让定, 孙广清. 一种提升时差法超声波流量计精度的方法[J]. 微电子学与计算机, 2009, 26(8): 45—48.
- [3] 蔡德胜, 方寿海. 一种短时间间隔测量方法的研究及其 FPGA 实现[J]. 微电子学与计算机, 2012, 29(10): 34—36.
- [4] 李翰山, 雷志勇, 高洪尧. 一种新型立靶测量系统计时电路的设计[J]. 计算机测量与控制, 2004, 12(9): 856—858.
- [5] 李心广. 多路计时系统设计[J]. 微计算机信息, 2006, 22(2): 263—264.
- [6] 宋科宇. 基于 SOPC 的多通道脉冲计数器的设计与实现[D]. 成都: 电子科技大学, 2009.
- [7] 唐永林, 陈广义. 简单竞赛计时仪的研制[J]. 微电子学与计算机, 1990, 7(9): 49—52.
- [8] Li Zhengsheng, Ma Wenyan. Weights and parity of gray code[C]//Proceeding Third International Conference on Electronic Measurement & Instruments, Beijing: CIA and Electronic Measurement and Instrument Society of CIE, 1997: 536—538.
- [9] 李景华, 王爱民. 用 PLA 模型设计的实用葛兰码计数器[J]. 东北工学院学报, 1992, 13(5): 474—478.
- [10] 刘碧海, 谢嘉宏. 格雷码的关键位位置决定装置及方法: 中国, CN1756085A[P]. 2006.
- [11] Robert W Doran. The gray code[J]. Journal of Universal Computer Science, 2007, 13(11): 1573—1597.

作者简介:

李正生 男, (1957—), 博士生, 教授. 研究方向为信号与信息处理、自动化测试与控制、电子系统故障诊断.

马文彦 女, (1956—), 硕士, 高级实验师. 研究方向为核科学技术.

闫杰 男, (1960—), 博士, 教授, 博士生导师. 研究方向为飞行器控制与仿真.